

中 華 民 國 專 利 公 報 (19)(12)

(11)公告編號：315454

(44)中華民國86年(1997)09月11日

(51)Int. Cl. 6: G09G3/36

發 明

第 9113 4404 號  
初 審 (訴 願) 引 証 附 件  
再 審

15 頁

(54)名 稱：驅動電路

(21)申請案號：85106782

(22)申請日期：中華民國85年(1996)06月06日

(72)發 明 人：

中尾友昭

日本

小川嘉規

日本

(71)申 請 人：

夏普股份有限公司

日本

(74)代 理 人：陳長文 先生

[57]申請專利範圍：

1. 一種驅動電路，其特徵在於：包含

以供給閘極第一輸入信號的一方通道型第一場效電晶體和供給閘極第二輸入信號的一方通道型第二場效電晶體為差動對，分別給與各源極預定的第一電位，使供給各電晶體電流的有源負載介於各汲極和預定的第二電位之間的差動放大機構；

含有給與閘極前述第一場效電晶體的汲極電位，給與源極前述第二電位的他方通道型第三場效電晶體和給與源極前述第一電位，汲極連接於前述第三場效電晶體之汲極的一方通道型第四場效電晶體，輸出所共同連接的汲極電位的輸出機構；及，

根據前述有源負載供給前述第二場效電晶體的電流量，驅動前述輸出機構之第四場效電晶體的電流量控制機構者。

2. 根據申請專利範圍第1項之驅動電路，其中

前述有源負載係包含共同連接各閘極，給與各源極前述第二電位的他方通道型第五及第六場效電晶體所構成，第五場效電晶體之汲極連接於前述第一場效電晶體之汲極，第六場效電晶體之汲極連接於前述第二場效電晶體之汲極和前述所共同連接的各閘極，

前述電流量控制機構係包含藉由閘極連接於前述第六場效電晶體之閘極和汲極，構成電流鏡電路，給與源極前述第二電位的他方通道型第七場效電晶體；及，

藉由前述第四場效電晶體之閘極連接於閘極和汲極，構成電流鏡電路，前述第七場效電晶體之汲極連接於汲極，給與源極前述第一電位的一方通道型第八場效電晶體所構成。

3. 根據申請專利範圍第2項之驅動電路，其中

前述有源負載包含

對於第五及第六場效電晶體分別並聯設置，給與各閘極預定的電位而成為導通狀態的他方通道型第九及第十場效電晶體。

4. 根據申請專利範圍第 1、2 或 3 項中之任一項之驅動電路，其中將前述輸出機構的輸出作為前述第二輸入信號給與第二場效電晶體之閘極而形成電壓輸出電路。

5. 一種驅動電路，其特徵在於：係具備第一驅動電路和第二驅動電路之驅動電路

第一驅動電路包含

以供給閘極第一輸入信號的 N 通道型第一場效電晶體和供給閘極第二輸入信號的 N 通道型第二場效電晶體差動對，分別給與各源極接地電位，使供給各電晶體電流的第一有源負載介於各汲極和預定的電源電位之間的第一差動放大機構；

含有給與閘極前述第一場效電晶體的汲極電位，給與源極前述電源電位的 P 通道型第三場效電晶體和給與源極前述接地電位，汲極連接於前述第三場效電晶體之汲極的 N 通道型第四場效電晶體的第一輸出機構；及，

根據前述第一有源負載供給前述第二場效電晶體的電流量，驅動前述第一輸出機構之第四場效電晶體的第一電流量控制機構；

第二驅動電路包含

以供給閘極前述第一輸入信號的 P 通道型第五場效電晶體和供給閘極前述第二輸入信號的 P 通道型第六場效電晶體為差動對，分別給與各源極前述電源電位，使供給各電晶體電流的第二有源負載介於各汲極和前述接地電位之間的第二差動放大機構；

含有給與閘極前述第五場效電晶體的汲極電位，給與源極前述接地電位的 N 通

道型第七場效電晶體和給與源極前述電源電位，汲極連接於前述第七場效電晶體之汲極的 P 通道型第八場效電晶體的第二輸出機構；及，

5. 根據前述第二有源負載供給前述第六場效電晶體的電流量，驅動前述第二輸出機構之第八場效電晶體的第二電流量控制機構；

互相連接前述第一及第二輸出機構之各場效電晶體之汲極，輸出連接點的電位者。

6. 根據申請專利範圍第 5 項之驅動電路，其中

前述第一有源負載係包含

15. 共同連接各閘極，給與各源極前述電源電位的 P 通道型第九及第十場效電晶體所構成；

第九場效電晶體之汲極連接於前述第一場效電晶體之汲極，第十場效電晶體之汲極連接於前述第二場效電晶體之汲極和前述所共同連接的各閘極，

20. 前述第一電流量控制機構係包含

藉由閘極連接於前述第十場效電晶體之閘極和汲極，構成電流鏡電路，給與源極前述電源電位的 P 通道型第十一場效電晶體；及，

25. 藉由前述第四場效電晶體之閘極連接於閘極和汲極，構成電流鏡電路，前述第十一場效電晶體之汲極連接於汲極，給

30. 與源極前述接地電位的 N 通道型第十二場效電晶體所構成；

前述第二有源負載係包含

35. 共同連接各閘極，給與各源極前述接地電位的 N 通道型第十三及第十四場效電晶體所構成，

第十三場效電晶體之汲極連接於前述第五場效電晶體之汲極，第十四場效電晶體之汲極連接於前述第六場效電晶體之汲極和前述所共同連接的各閘極，

40. 前述第二電流量控制機構係包含

藉由閘極連接於前述第十四場效電晶體之閘極和汲極，構成電流鏡電路，給與源極前述接地電位的 N 通道型第十五場效電晶體；及，

藉由前述第八場效電晶體之閘極連接於閘極和汲極，構成電流鏡電路，前述第十五場效電晶體之汲極連接於汲極和閘極，給與源極前述電源電位的 P 通道型第十六場效電晶體所構成。

7. 根據申請專利範圍第 6 項之驅動電路，其中

前述第一有源負載包含

對於第九及第十場效電晶體分別並聯設置，給與各閘極預定的電位而成為導通狀態的 P 通道型第十七及第十八場效電晶體，

前述第二有源負載包含

對於第十三及第十四場效電晶體分別並聯設置，給與各閘極預定的電位而成為導通狀態的 N 通道型第十九及第二十場效電晶體。

8. 根據申請專利範圍第 5、6 或 7 或之中之任一項之驅動電路，其中將前述連接點的電位作為前述第二輸入信號給與第二及第六場效電晶體之閘極而形成電壓輸出電路。

9. 一種驅動電路，其特徵在於：包含含有供給閘極第一輸入信號的一方通道型第一場效電晶體、供給閘極第二輸入信號的一方通道型第二場效電晶體及供給閘極第三輸入信號的一方通道型第三場效電晶體，分別給與各源極預定的第一電位，使供給各電晶體電流的有源負載介於各汲極和預定的第二電位之間，第一開關元件介插於前述第一場效電晶體和有源負載之間，第二開關元件介插於前述第三場效電晶體和有源負載之間，藉由導通第一及第二開關元件的任何一方，切換以第一及第二電晶體構成差動對或以第二及第三電晶體構成差動對

的差動放大機構；

含有給與閘極前述第一及第三場效電晶體之中的任何一方的汲極電位，給與源極第二電位的他方通道型第四場效電晶體和給與源極第一電位，汲極連接於前述第四場效電晶體之汲極的一方通道型第五場效電晶體，輸出所共同連接的汲極電位的輸出機構；及，

根據前述有源負載供給前述第二場效電晶體的電流量，驅動前述輸出機構之第五場效電晶體的電流量控制機構者。

10. 根據申請專利範圍第 9 項之驅動電路，其中

前述有源負載係包含共同連接各閘極，給與各源極前述第二電位的他方通道型第六及第七場效電晶體所構成，第六場效電晶體之汲極共同連接於前述第一及第二開關元件，第七場效電晶體之汲極連接於前述第二場效電晶體之汲極和前述所共同連接的各閘極，

前述電流量控制機構係包含

藉由閘極連接於前述第七場效電晶體之閘極和汲極，構成電流鏡電路，給與源極前述第二電位的他方通道型第八場效電晶體；及，

藉由前述第五場效電晶體之閘極連接於閘極和汲極，構成電流鏡電路，前述第八場效電晶體之汲極連接於汲極，給與源極前述第一電位的一方通道型第九場效電晶體所構成。

11. 根據申請專利範圍第 10 項之驅動電路，其中

前述有源負載包含

對於第六及第七場效電晶體分別並聯設置，給與各閘極預定的電位而成為導通狀態的他方通道型第十及第十一場效電晶體。

12. 根據申請專利範圍第 9、10 或 11 項之任一項之驅動電路，其中將前述輸出機構的輸出電位作為前述第二輸入

信號給與第二場效電晶體之閘極而形成電壓輸出電路。

13. 一種驅動電路，其特徵在於：係具備第一驅動電路和第二驅動電路之驅動電路，

第一驅動電路包含

含有供給閘極第一輸入信號的 N 通道型第一場效電晶體、供給閘極第二輸入信號的 N 通道型第二場效電晶體及供給閘極第三輸入信號的 N 通道型第三場效電晶體，分別給與各源極預定的接地電位，使供給各電晶體電流的第一有源負載介於各汲極和預定的電源電位之間，第一開關元件介插於前述第一場效電晶體和第一有源負載之間，第二開關元件介插於前述第三場效電晶體和第一有源負載之間，藉由導通第一及第二開關元件的任何一方，切換以第一及第二電晶體構成差動對或以第二及第三電晶體構成差動對的第一差動放大機構；

含有給與閘極前述第一及第三場效電晶體之中的任何一方的汲極電位，給與源極前述電源電位的 P 通道型第四場效電晶體和給與源極前述接地電位，汲極連接於前述第四場效電晶體之汲極的 N 通道型第五場效電晶體的第一輸出機構；及，

根據前述第一有源負載供給前述第二場效電晶體的電流量，驅動前述第一輸出機構之第五場效電晶體的第一電流量控制機構；

第二驅動電路包含

含有供給閘極前述第一輸入信號的 P 通道型第六場效電晶體、供給閘極前述第二輸入信號的 P 通道型第七場效電晶體及供給閘極前述第三輸入信號的 P 通道型第八場效電晶體，分別給與各源極前述電源電位，使供給各電晶體電流的第二有源負載介於各汲極和前述接地電位之間，第三開關元件介插於前述第六場

效電晶體和第二有源負載之間，第四開關元件介插於前述第八場效電晶體和第二有源負載之間，藉由導通第三及第四開關元件的任何一方，切換以第六及第七電晶體構成差動對或以第七及第八電晶體構成差動對的第二差動放大機構；含有給與閘極前述第六及第八場效電晶體之中的任何一方的汲極電位，給與源極前述接地電位的 N 通道型第九場效電晶體和給與源極前述電源電位，汲極連接於前述第九場效電晶體之汲極的 P 通道型第十場效電晶體的第二輸出機構；及，

5.

10.

15.

20.

根據前述第二有源負載供給前述第七場效電晶體的電流量，驅動前述第二輸出機構之第十場效電晶體的第二電流量控制機構；

互相連接前述第一及第二輸出機構之各場效電晶體之汲極，輸出連接點的電位者。

14. 根據申請專利範圍第 13 項之驅動電路，其中

前述第一有源負載係包含

共同連接各閘極，給與各源極前述電源電位的 P 通道型第十一及第十二場效電晶體所構成；

25.

第十一場效電晶體之汲極共同連接於前述第一及第二開關元件，第十二場效電晶體之汲極連接於前述第二場效電晶體之汲極和前述所共同連接的各閘極，

30.

前述第一電流量控制機構係包含藉由閘極連接於前述第十二場效電晶體之閘極和汲極，構成電流鏡電路，給與源極前述電源電位的 P 通道型第十三場效電晶體；及，

35.

藉由前述第五場效電晶體之閘極連接於閘極和汲極，構成電流鏡電路，前述第十三場效電晶體之汲極連接於汲極，給與源極前述接地電位的 N 通道第十四場效電晶體所構成；

40.

前述第二有源負載係包含共同連接各閘極，給與各源極前述接地電位的 N 通道型第十五及第十六場效電晶體所構成，

第十五場效電晶體之汲極共同連接於前述第三及第四開關元件，第十六場效電晶體之汲極連接於前述第七場效電晶體之汲極，

前述第二電流量控制機構係包含藉由閘極連接於前述第十六場效電晶體之閘極和汲極，構成電流鏡電路，給與源極前述接地電位的 N 通道型第十七場效電晶體；及，

藉由前述第十場效電晶體之閘極連接於閘極和汲極，構成電流鏡電路，前述第十七場效電晶體之汲極連接於汲極，給與源極前述電源電位的 P 通道型第十八場效電晶體所構成。

15. 根據申請專利範圍第 14 項之驅動電路，其中

前述第一有源負載包含

對於第十一及第十二場效電晶體分別並聯設置，給與各閘極預定的電位而成為導通狀態的 P 通道型第十九及第二十場效電晶體，

前述第二有源負載包含

對於第十五及第十六場效電晶體分別並聯設置，給與各閘極預定的電位而成為導通狀態的 N 通道型第二十一及第二十二場效電晶體。

16. 根據申請專利範圍第 13、14 或 15 項之中之任一項之驅動電路，其中將前述連接點的電位作為前述第二輸入信號給與第二及第七場效電晶體之閘極而形成電壓輸出電路。

圖示簡單說明：

圖一為本發明實施第一形態的驅動電路 51 的電路圖。

圖二為顯示液晶顯示裝置 60 結構的方塊圖。

圖三為顯示源極驅動器 61 結構的方塊圖。

圖四為本發明實施第一形態其他結構例的驅動電路 68 的電路圖。

5. 圖五為本發明實施第二形態的驅動電路 76 的電路圖。

圖六為本發明實施第二形態其他結構例的驅動電路 81 的電路圖。

10. 圖七為本發明實施第三形態的驅動電路 91 的電路圖。

圖八為說明驅動電路 91 動作的圖。

圖九為本發明實施第四形態的驅動電路 101 的電路圖。

15. 圖十為本發明實施第五形態的驅動電路 111 的電路圖。

圖十一為本發明實施第五形態其他結構例的驅動電路 121 的電路圖。

20. 圖十二為本發明實施第六形態的驅動電路 131 的電路圖。

圖十三為本發明實施第六形態其他結構例的驅動電路 141 的電路圖。

25. 圖十四為顯示本發明實施第七形態的驅動電路 151 及其周邊結構的方塊圖。

圖十五為驅動電路 151 的電路圖。

圖十六為本發明實施第八形態的驅動電路 171 的電路圖。

30. 圖十七為第一先前技術的驅動電路 1 的電路圖。

圖十八為第二先前技術的驅動電路 11 的電路圖。

圖十九為第三先前技術的驅動電路 16 的電路圖。

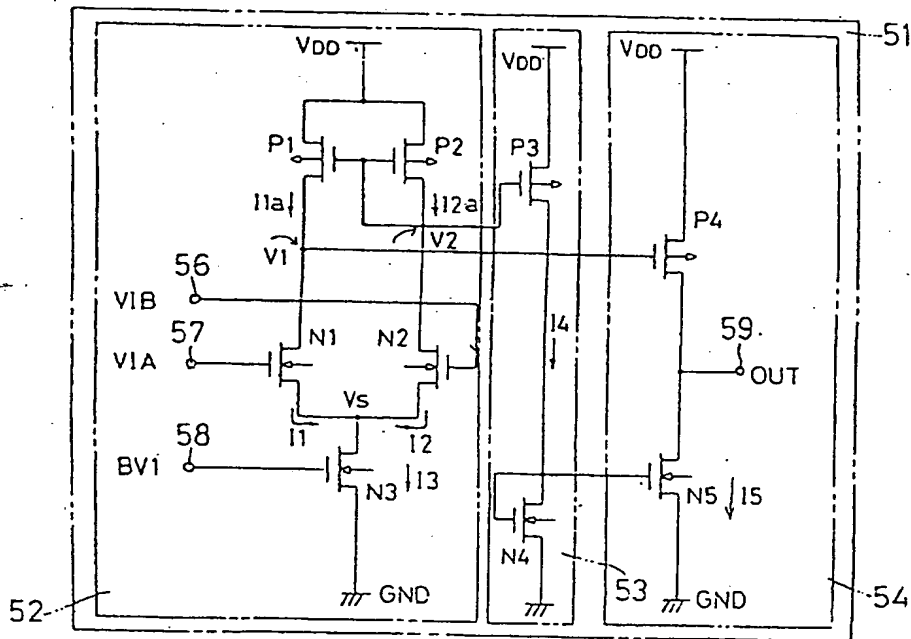
35. 圖二十為第四先前技術的驅動電路 21 的電路圖。

圖二一為說明驅動電路 21 動作的圖。

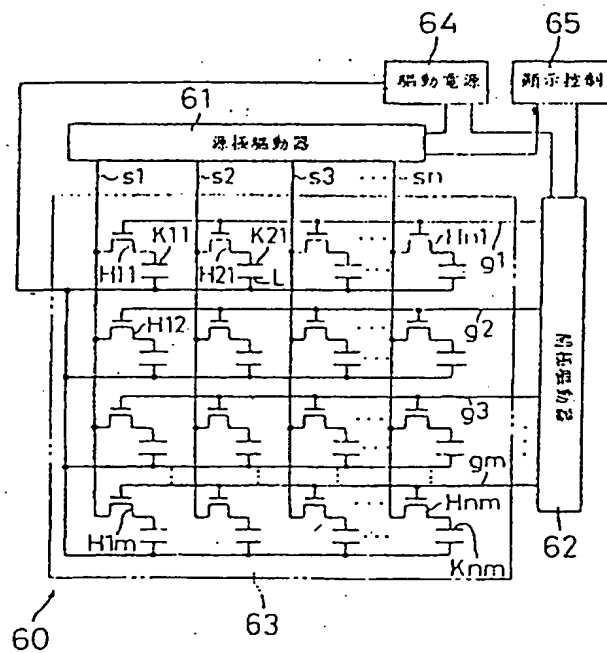
40. 圖二二為顯示第五先前技術的驅動電路 31 及其周邊結構的方塊圖。

圖二三為驅動電路 31 所含的差動放大電路 32 的電路圖。

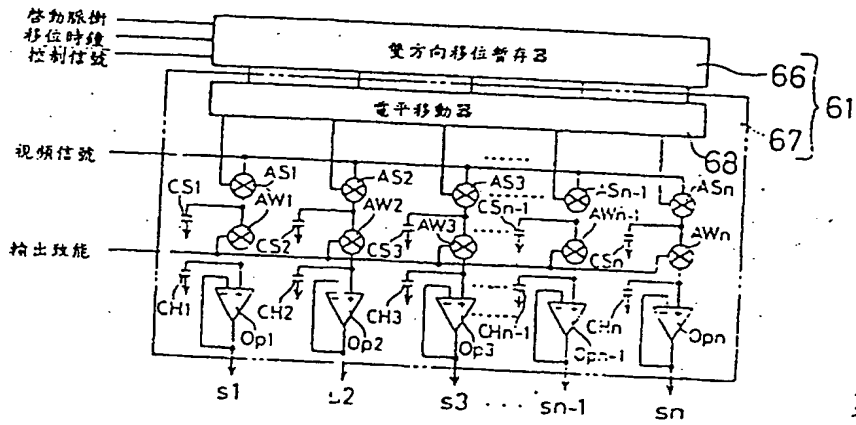
圖二四為顯示驅動電路 31 動作的定時圖。



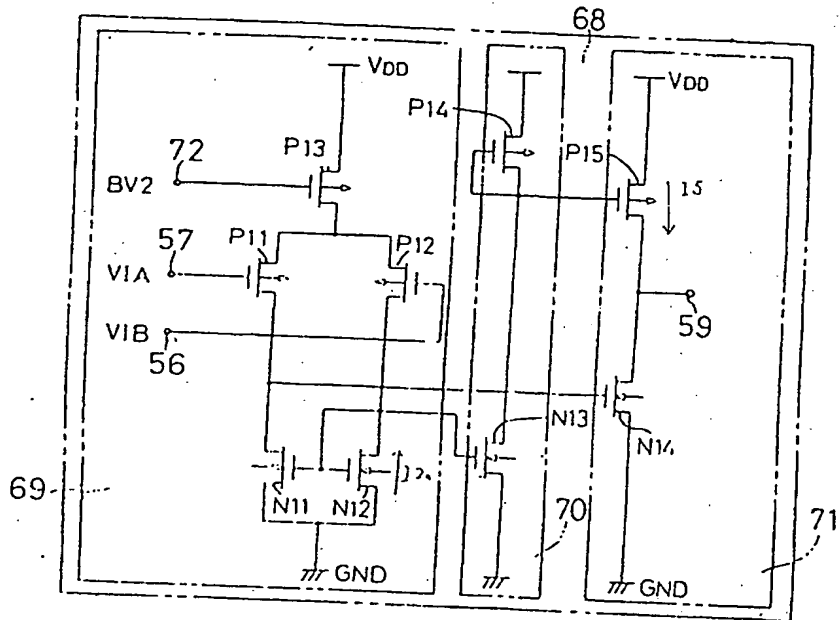
第一圖



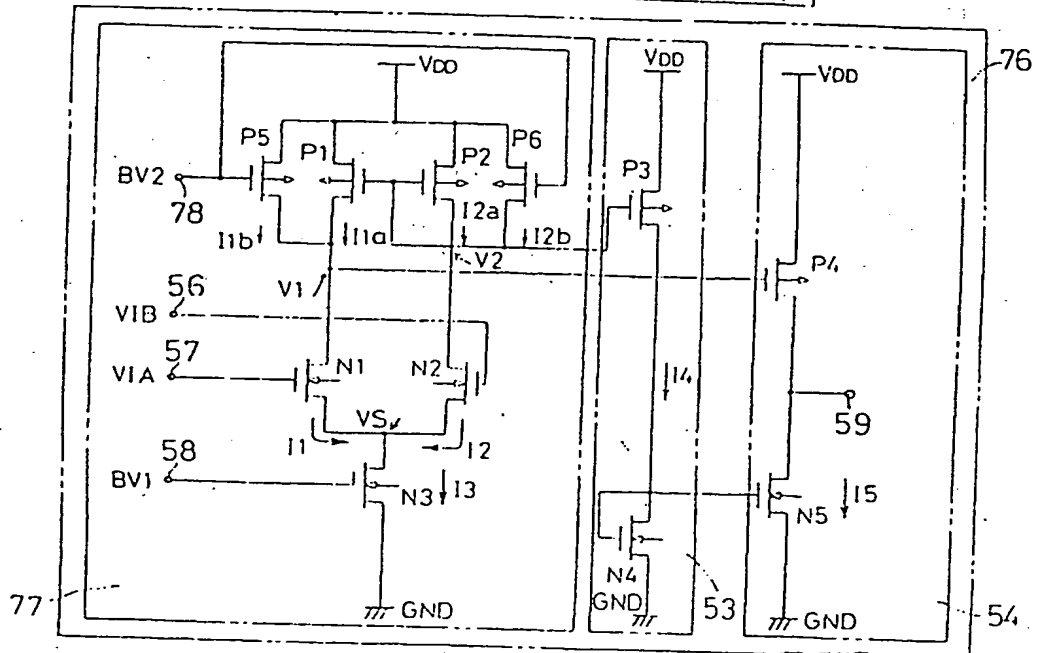
第二圖



第三圖

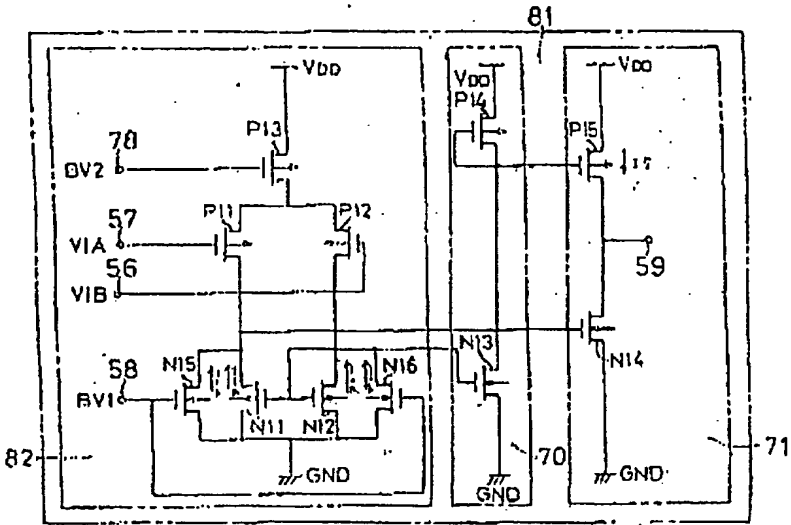


第四圖

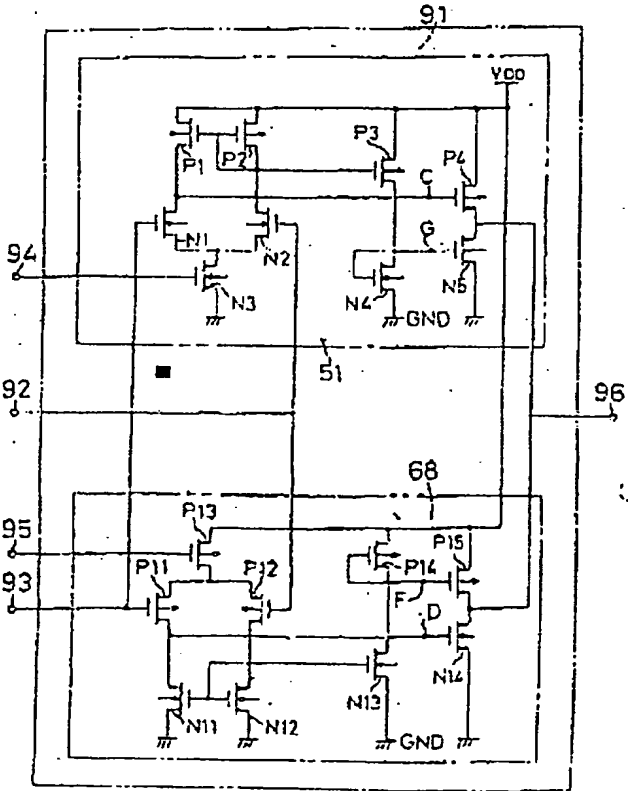


第五圖

(8)

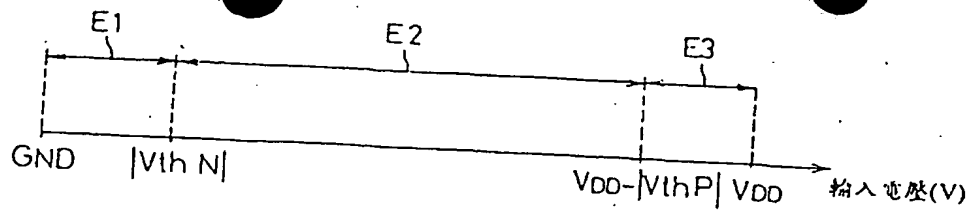


第六圖

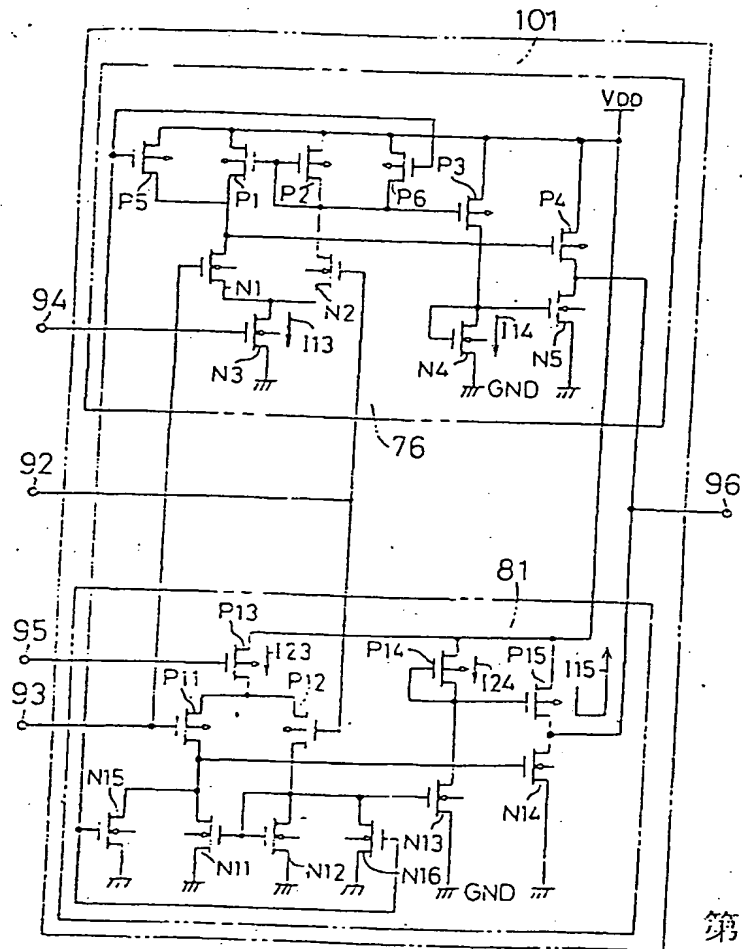


第七圖

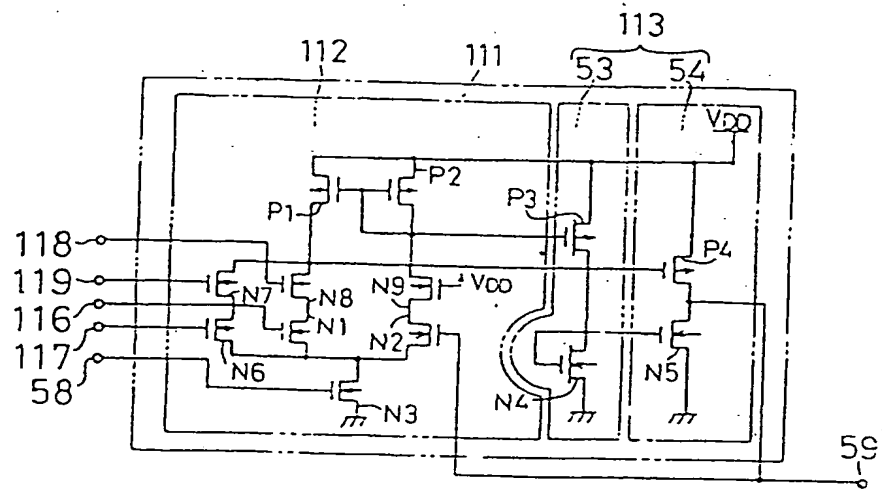




第八圖

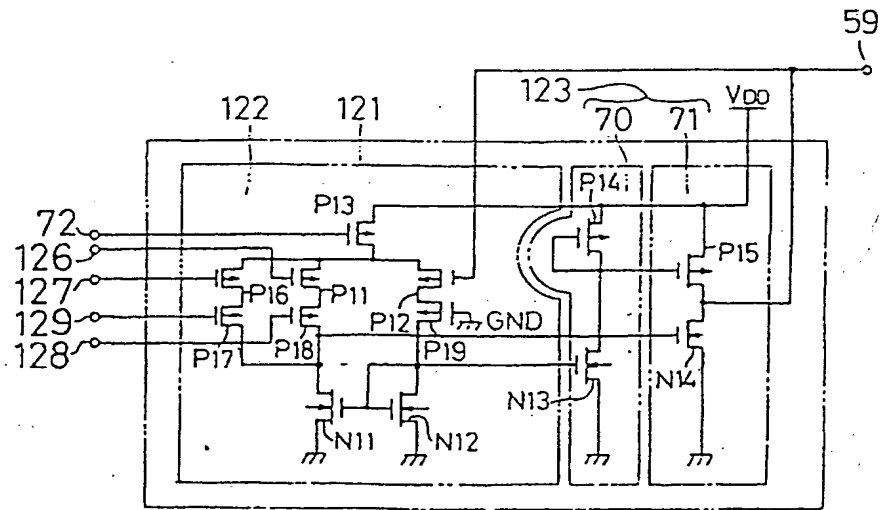


第九圖

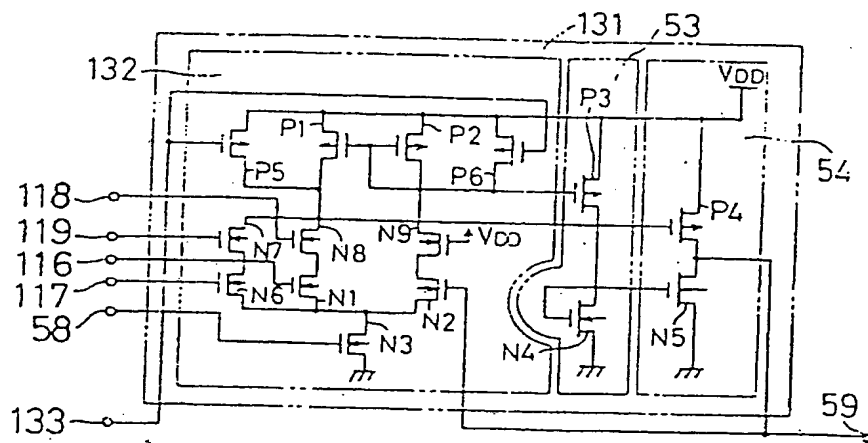


第十圖

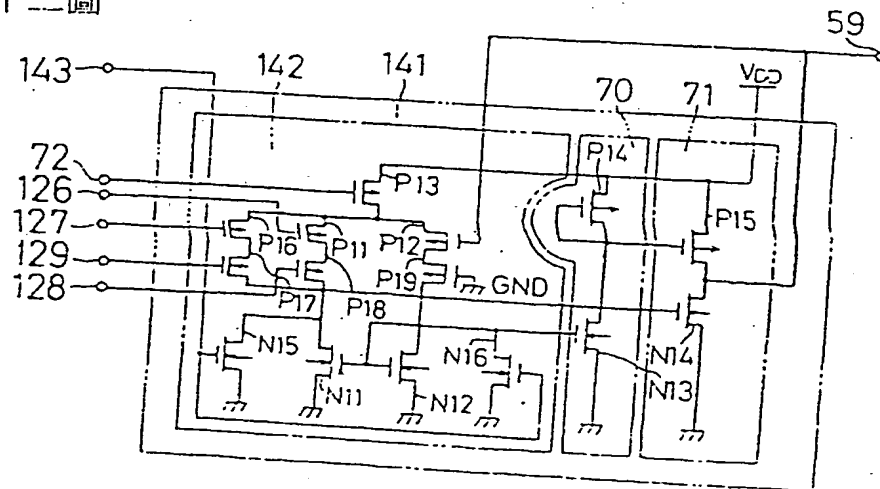
第十一圖



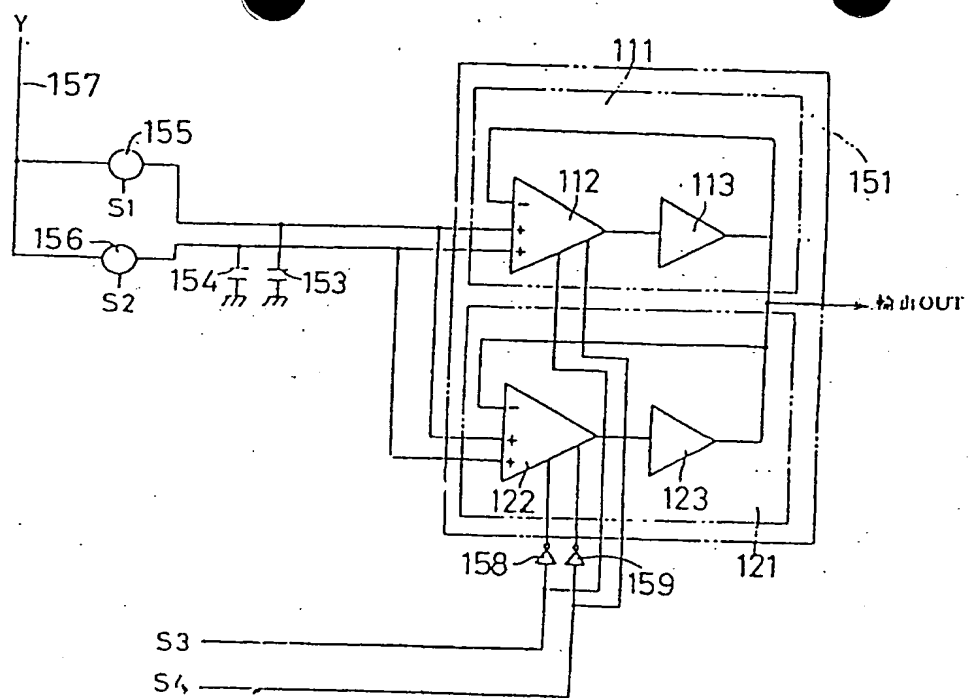
第十二圖



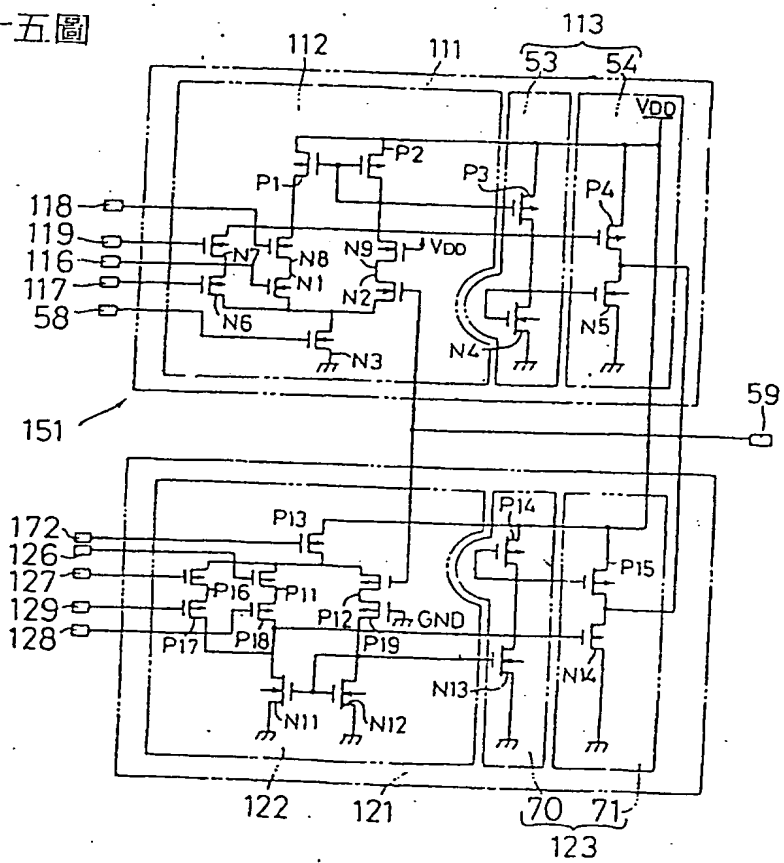
第十三圖



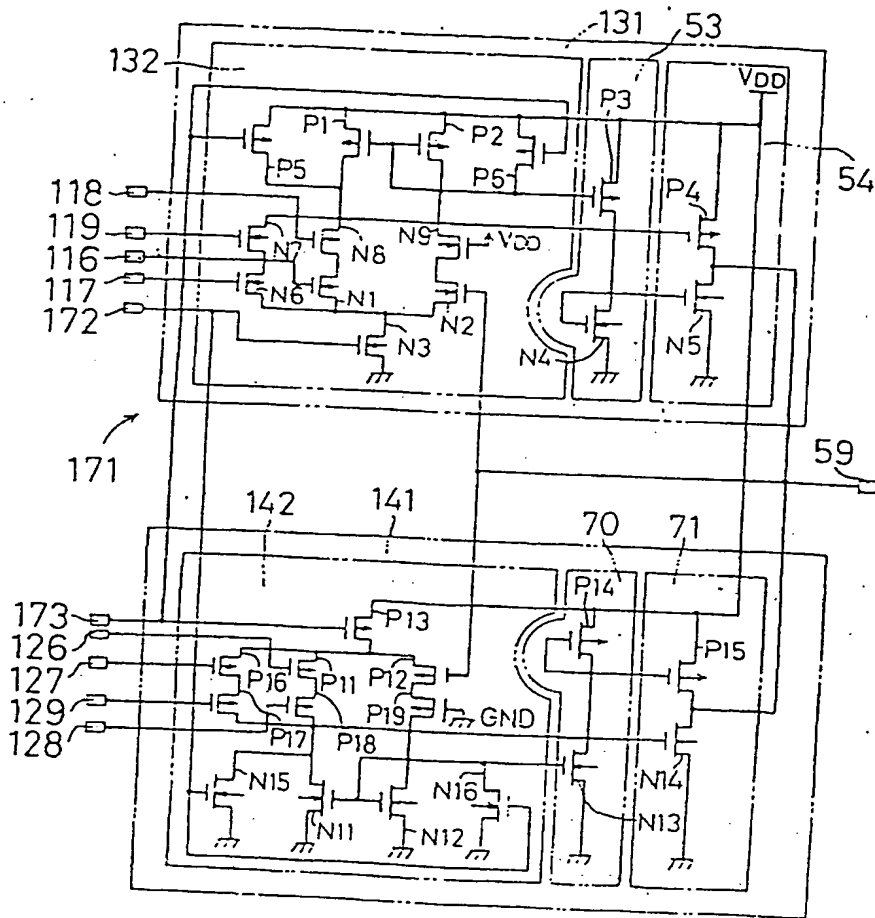
第十四圖



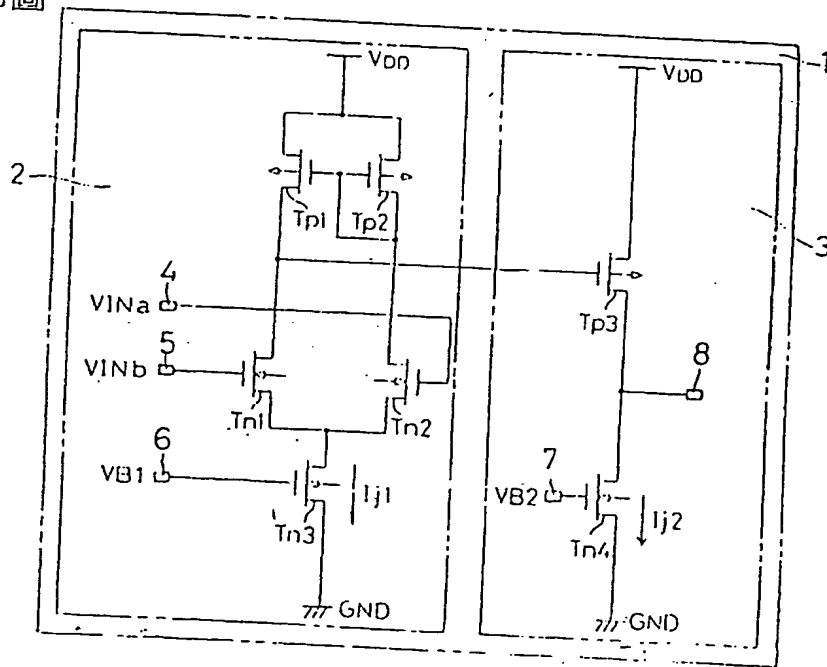
第十五圖



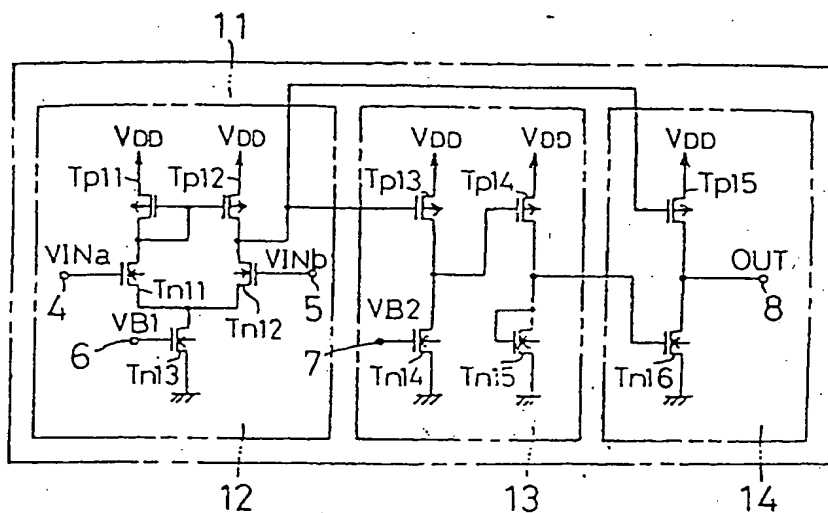
第十六圖



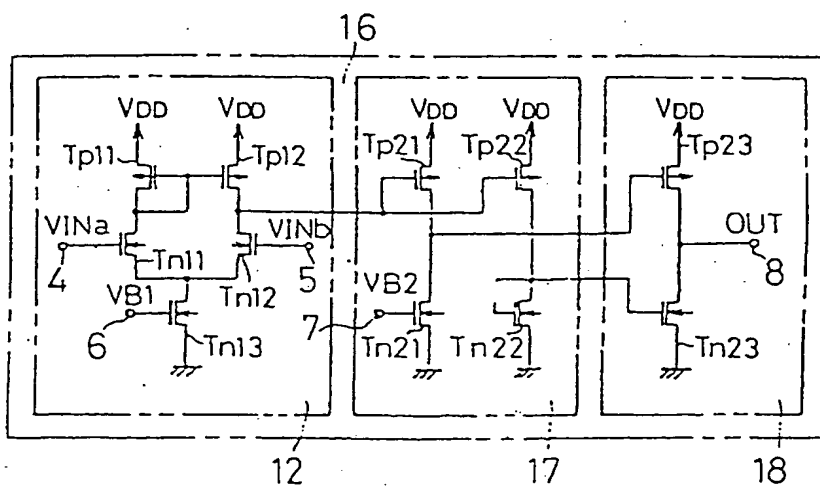
第十七圖



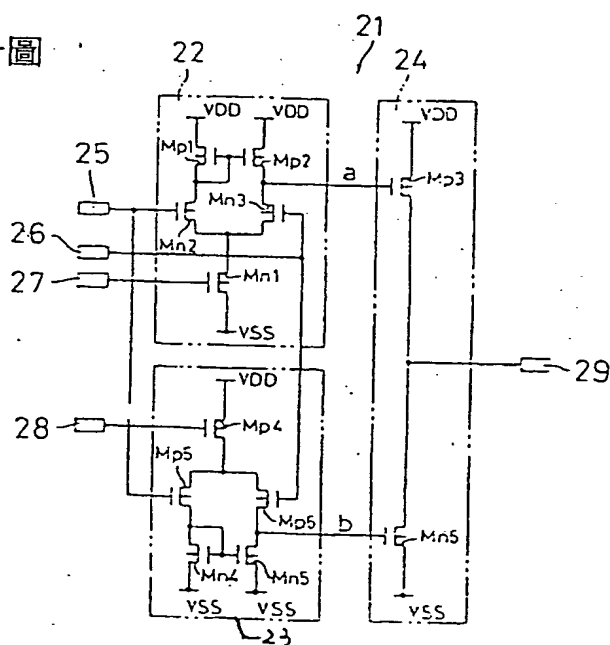
第十八圖



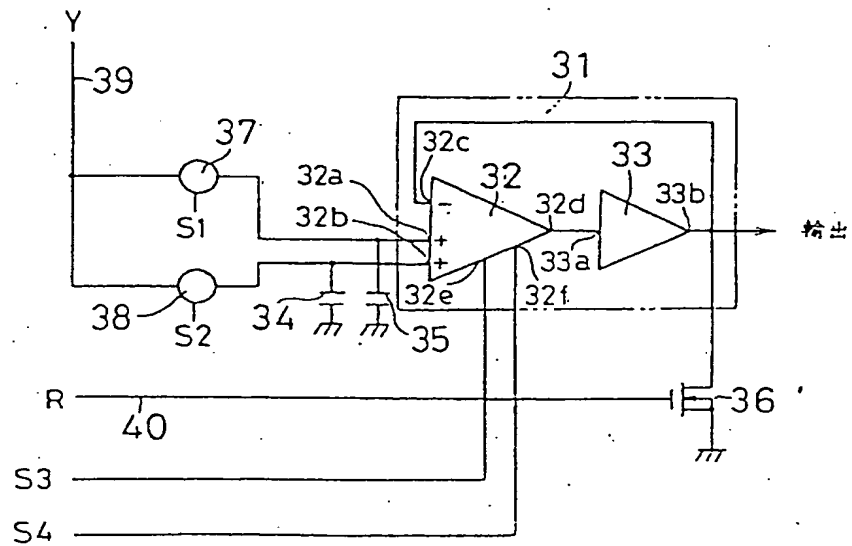
第十九圖



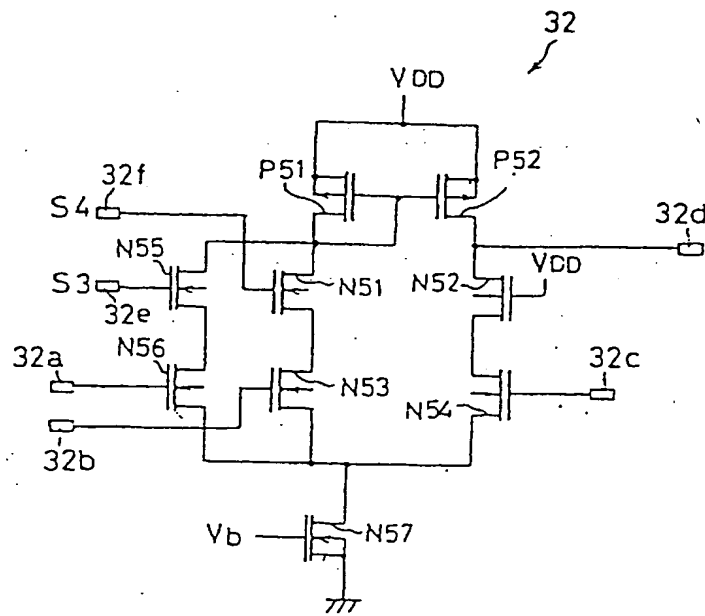
第二十圖



第二二圖



第二三圖



第二四圖

